



FACULTAD DE CIENCIAS DE LA ADMINISTRACIÓN ESCUELA INGENIERIA DE SISTEMAS Y TELEMÁTICA

1. Datos generales

Materia: ARQUITECTURA DE COMPUTADORAS
Código: FAD0204
Paralelo: A
Periodo : Septiembre-2017 a Febrero-2018
Profesor: BALAREZO RODRIGUEZ LUIS FERNANDO
Correo electrónico: fbalarez@uazuay.edu.ec

Nivel: 7

Distribución de horas.

Docencia	Práctico	Autónomo: 0		Total horas
		Sistemas de tutorías	Autónomo	
4				4

Prerrequisitos:

Código: FAD0193 Materia: ELECTRÓNICA DIGITAL

2. Descripción y objetivos de la materia

La secuencia de contenido repasa los componentes digitales básicos, iniciando con los operadores booleanos y la aplicación en circuitos elementales y su posterior construcción de elementos más complejos, hasta terminar con el análisis de componentes y tecnologías aplicadas en soluciones actualmente disponibles en el mercado. Adicionalmente, el contenido de esta materia se complementa con elementos de otras cátedras, como electrónica digital, electrónica analógica, conceptos de redes y materias de formación básica con la aplicación del álgebra booleana.

El curso de Arquitectura de Computadoras al analizar las diferentes tecnologías vigentes en la actualidad, otorgan al futuro profesional una visión de opciones de infraestructura y sus componentes para estructurar soluciones, partiendo del análisis y funcionamiento de los elementos electrónicos fundamentales, complementando la formación.

Los estudiantes tendrán la oportunidad de conocer más de cerca, los componentes y soluciones tecnológicas a nivel de hardware y podrán complementar y aplicar conceptos y conocimientos teóricos adquiridos en cátedras de álgebra booleana, sistemas operativos, electrónica digital, electrónica analógica, consolidando sus conocimientos y validando los métodos de procesamiento de información a nivel de bits y bytes y la integración a nivel de componentes hasta integrarse en soluciones completas.

3. Objetivos de Desarrollo Sostenible

4. Contenidos

1.1	Compuertas y Algebra de Boole Funciones booleanas.
1.2	Equivalencia en circuitos.
1.3	Flip flops tipos.
2.2	Decodificadores. Codificadores
2.3	Multiplexores.
2.4	Registros.
3.1	Transferencia & Microoperaciones.
3.2	Numéricos, octales, hexadecimales.
3.3	Alfanuméricos, Binarios, Complementos

3.4	Lenguaje de transferencia
3.5	Operaciones lógicas, Aritméticas, Desplazamiento.
4.1	Códigos, registros, Instrucciones.
4.2	Ciclos.
4.3	Direccionamiento.
5.1	Registros.
5.2	Instrucciones por el Nro de Direcciones.
5.3	Instrucciones por tipo de Operación.
5.4	Instrucciones de Control.
5.5	RISC.- CISC
6.1	Modelos de Arquitecturas Paralelas
7.1	Clusters de alto rendimiento
7.2	Clusters de alta disponibilidad.
8.1	Raid.
8.2	Soluciones a almacenamiento paralelo.
8.3	SAN y NAS
9.1	Modelos
9.2	Hypervisor
9.3	Rendimiento
10.1	Infraestructura de Centros de Datos

5. Sistema de Evaluación

Resultado de aprendizaje de la carrera relacionados con la materia

Resultado de aprendizaje de la materia

Evidencias

ax. Conoce los fundamentos del diseño de una arquitectura de hardware que involucre procesamiento y almacenamiento de información.

-Determinar modelos de procesamiento, en base a casos	-Evaluación escrita -Informes
-Determinar resultados de operaciones aritméticas y lógicas, aplicado en modelos de circuitos y modelos de representación de datos.	-Evaluación escrita -Informes
-Diseñar circuitos básicos aplicando los conceptos de circuitos lineales.	-Evaluación escrita -Informes
-Diseñar circuitos secuenciales, con resultados sostenibles en el tiempo.	-Evaluación escrita -Informes

ay. Valora e implementa soluciones para la instalación, gestión y monitoreo de centros de procesamiento de datos.

-Diseñarán alternativas y evaluarán opciones de implementación para diferentes requerimientos.	-Evaluación escrita -Informes
-En los modelos de procesamiento, almacenamiento y requisitos de telecomunicaciones, evaluarán alternativas de implementación de casos reales.	-Evaluación escrita -Informes

Desglose de evaluación

Evidencia	Descripción	Contenidos sílabo a evaluar	Aporte	Calificación	Semana
Informes	Aplicación circuitos secuenciales	Componentes Digitales:	APORTE 1	5	Semana: 4 (16-OCT-17 al 21-OCT-17)
Evaluación escrita	Prueba capítulos i,2,3	Componentes Digitales:, Novel de Lógica Digital, Representación de datos	APORTE 1	5	Semana: 5 (23-OCT-17 al 28-OCT-17)
Evaluación escrita	Prueba capítulos 4,5,6	Arquitecturas Paralelas., La CPU., Organización Básica.	APORTE 2	5	Semana: 10 (27-NOV-17 al 02-DIC-17)
Informes	Informe, estructura básica CPU	Organización Básica.	APORTE 2	5	Semana: 10 (27-NOV-17 al 02-DIC-17)
Informes	Modelos de Virtualización	Virtualización	APORTE 3	5	Semana: 14 (al)
Evaluación escrita	Prueba capítulos 9,10	Ambientes de Equipos., Virtualización	APORTE 3	5	Semana: 15 (02-ENE-18 al 06-ENE-18)
Evaluación escrita	Examen global materia	Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales:, La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización	EXAMEN	20	Semana: 17-18 (14-01-2018 al 27-01-2018)
Evaluación escrita	Prueba global materia	Ambientes de Equipos., Arquitecturas Paralelas., Arquitecturas de alto rendimiento., Componentes Digitales:, La CPU., Novel de Lógica Digital, Organización Básica., Representación de datos, Soluciones de almacenamiento., Virtualización	SUPLETORIO	20	Semana: 19-20 (28-01-2018 al 03-02-2018)

Metodología

Criterios de evaluación

6. Referencias

Bibliografía base

Libros

Autor	Editorial	Título	Año	ISBN
ANDREW S. TANEMBAUM	Prentice Hall	ORGANIZACIÓN DE COMPUTADORAS: UN ENFOQUE ES-TRUCTURADO	2000	978-0-13-854489-8
M.MORRIS MANO	Prentice Hall	ARQUITECTURA DE COMPUTADORAS	2001	NO INDICA
WILLIAM STALLINGS	Prentice Hall	ORGANIZACIÓN Y ARQUITECTURA DE COMPUTADORES	2004	NO INDICA

Web

Autor	Título	Url
Miguel Sosa Flores	E-Brary	http://site.ebrary.com/lib/uasuaaysp/docDetail.action?docID=10135780&p00=sistemas%20operativos
Francisco Ibarra Mayorga	E-Brary	http://site.ebrary.com/lib/uasuaaysp/docDetail.action?docID=10316229&p00=arquitectura%20computador

Software

Revista

Bibliografía de apoyo

Libros

Web

Software

Revista

Docente

Director/Junta

Fecha aprobación: **13/09/2017**

Estado: **Aprobado**